

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-222421

(43)Date of publication of application : 17.08.2001

(51)Int.Cl.

G06F 9/06
G06K 19/00

(21)Application number : 2000-033651 (71)Applicant : NEC CORP

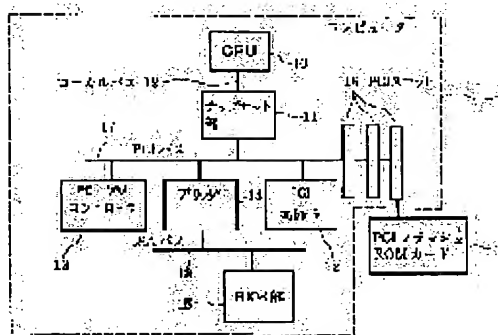
(22)Date of filing : 10.02.2000 (72)Inventor : NISHIKAWA SATOSHI

(54) FLASH ROM CARD, FLASH ROM AND BIOS UPDATING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To update the operation of a BIOS without rewriting the BIOS of a mother board.

SOLUTION: The flash ROM card 2 is provided with the flash ROM having a data part for storing the data of a BIOS for update, an interface part for inputting and outputting a signal to/from a computer, and a control part for executing a reading operation from the data part according to an access from the computer through the interface part and a writing operation in the data part. In starting the computer 1, the data of the BIOS for update are read from the flash ROM card 2 and executed, so that the operation of the BIOS can be updated.



LEGAL STATUS

[Date of request for examination] 16.01.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]



[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-222421

(P2001-222421A)

(43) 公開日 平成13年8月17日 (2001.8.17)

(51) Int.Cl.⁷

識別記号

F I

テマコード* (参考)

G 0 6 F 9/06

5 4 0

G 0 6 F 9/06

5 4 0 L 5 B 0 3 5

G 0 6 K 19/00

G 0 6 K 19/00

T 5 B 0 7 6

審査請求 有 請求項の数 6 O L (全 5 頁)

(21) 出願番号

特願2000-33651 (P2000-33651)

(22) 出願日

平成12年2月10日 (2000.2.10)

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 西川 聡

東京都港区芝五丁目7番1号 日本電気株式会社内

(74) 代理人 100088328

弁理士 金田 暢之 (外2名)

Fターム (参考) 5B035 BB09 CA11

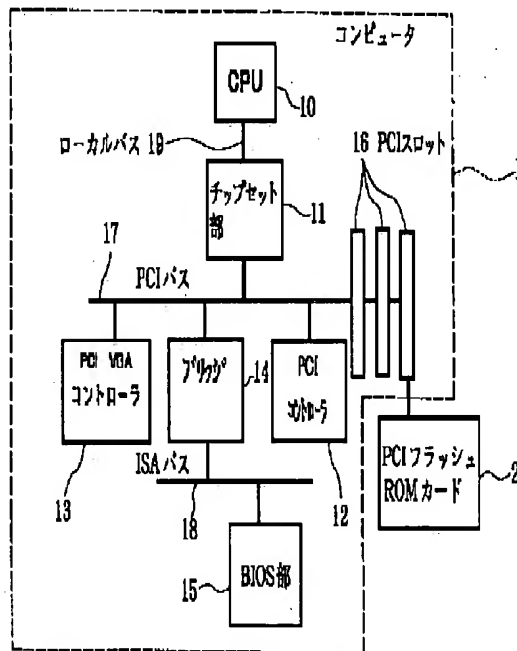
5B076 AC03 BA10 BB14 EB03

(54) 【発明の名称】 フラッシュROMカード、フラッシュROM、およびBIOS更新方法

(57) 【要約】

【課題】 マザーボードのBIOSを書き換えることなくBIOSの動作を更新する。

【解決手段】 フラッシュROMカード2は、更新用のBIOSのデータが格納されたデータ部と、コンピュータとの間で信号の入出力を行うインタフェース部と、インタフェース部を介したコンピュータからのアクセスにしたがってデータ部からの読み出し動作、およびデータ部へ書き込み動作を行う制御部とを有するフラッシュROMを搭載している。このコンピュータ1の立ち上げ時に更新用のBIOSのデータがフラッシュROMカード2から読み出されて実行されることで、BIOSの動作が更新される。



【特許請求の範囲】

【請求項1】 コンピュータで実行される更新用のBIOSのデータが格納されたデータ部と、前記コンピュータとの間で信号の入出力を行うインタフェース部と、前記インタフェース部を介した前記コンピュータからのアクセスにしたがって前記データ部からの読み出し動作、および該データ部へ書き込み動作を行う制御部とを有するフラッシュROMを搭載したフラッシュROMカード。

【請求項2】 前記インタフェース部は、PCIバス仕様である、請求項1記載のフラッシュROMカード。

【請求項3】 コンピュータで実行される更新用のBIOSのデータが格納されたデータ部と、前記コンピュータとの間で信号の入出力を行うインタフェース部と、前記インタフェース部を介した前記コンピュータからのアクセスにしたがって前記データ部からの読み出し動作、および該データ部へ書き込み動作を行う制御部とを有するフラッシュROM。

【請求項4】 前記インタフェース部は、PCIバス仕様である、請求項3記載のフラッシュROM。

【請求項5】 予め、更新用のBIOSのデータを格納したフラッシュROMカードを前記コンピュータの拡張スロットに接続しておくステップと、初期立ち上げ時に、前記フラッシュROMカードから前記更新用のデータを読み出すステップと、前記更新用のデータを前記コンピュータのローカルメモリに格納するステップと、前記コンピュータに内蔵されたメモリに格納されたBIOSに代えて前記ローカルメモリに格納された前記更新用のデータを実行するステップを有するBIOS更新方法。

【請求項6】 前記拡張スロットは、PCIバス仕様である、請求項5記載のBIOS更新方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パソコンのPCI拡張スロットに接続が可能なフラッシュROMカード、およびそれに搭載されるフラッシュROMに関する。

【0002】

【従来の技術】 パソコン等のコンピュータがキーボードやディスプレイ、ハードディスクなど基本的な周辺機器とデータをやり取りするための最も基本的なプログラムとしてBIOS (Basic Input Output System: 基本入出力システム) が用いられている。BIOSは電源を投入されたコンピュータが始めに読み出して実行するプログラムであり、BIOSの内容に異常があるとコンピュータは正常に立ち上がることができない。

【0003】 BIOSは一般にマザーボード上のフラッシュROMに格納されている。フラッシュROMは電氣的にデータの書き換えが可能なメモリなのでユーザが自分でBIOSのデータを書き換えて、動作を更新することが可能である。

【0004】

【発明が解決しようとする課題】 この場合、更新時に誤ったBIOSのデータを書き込んでコンピュータを立ち上げ直してしまったり、コンピュータに内蔵されたフラッシュROMへの書き込み動作が正常に行われなかったり、あるいはBIOSの更新作業の途中で誤って電源を切断してしまったりすると、それ以降コンピュータを正常に立ち上げることができなくなることがある。

【0005】 これはBIOSの内容を書き換えるためにはOS (Operating System) やアプリケーションプログラムを起動させる必要があるが、BIOSに異常があるとOSやアプリケーションプログラムを起動させることができずBIOSを書き換えることができないからである。

【0006】 したがって、BIOSの更新は正しい手順で確実にを行う必要があり、そのため更新を行う者にはある程度の専門知識が必要である。また、一度、BIOSの更新に失敗してしまうとコンピュータを復旧させるためにマザーボード上のフラッシュROM、あるいはマザーボード自体を交換しなければならない場合があり多大な工数がかかる。

【0007】 本発明の目的は、マザーボードのBIOSを書き換えることなく、BIOSの動作が更新されるフラッシュROMカード、それに搭載されるフラッシュROM、およびBIOS更新方法を提供することである。

【0008】

【課題を解決するための手段】 上記目的を達成するために、本発明のフラッシュROMカードは、コンピュータで実行される更新用のBIOSのデータが格納されたデータ部と、前記コンピュータとの間で信号の入出力を行うインタフェース部と、前記インタフェース部を介した前記コンピュータからのアクセスにしたがって前記データ部からの読み出し動作、および該データ部へ書き込み動作を行う制御部とを有するフラッシュROMを搭載する。

【0009】 したがって、コンピュータは、拡張スロットに接続されたフラッシュROMカードに格納されたBIOSのデータで動作するので、マザーボードのBIOSを書き換えることなくBIOSの動作を更新することができる。

【0010】 また、BIOSの更新を失敗して立ち上がらなくなったコンピュータに、更新用のBIOSのデータを格納したフラッシュROMカードを接続すると、マザーボード上のフラッシュROMやマザーボード自体を交換せずにコンピュータを復旧させることができる。

【0011】また、本発明のフラッシュROMは、コンピュータで実行される更新用のBIOSのデータが格納されたデータ部と、前記コンピュータとの間で信号の入出力を行うインタフェース部と、前記インタフェース部を介した前記コンピュータからのアクセスにしたがって前記データ部からの読み出し動作、および該データ部へ書き込み動作を行う制御部とを有する。

【0012】さらに、本発明のBIOS更新方法は、予め、更新用のBIOSのデータを格納したフラッシュROMカードを前記コンピュータの拡張スロットに接続しておくステップと、初期立ち上げ時に、前記フラッシュROMカードから前記更新用のデータを読み出すステップと、前記更新用のデータを前記コンピュータのローカルメモリに格納するステップと、前記コンピュータに内蔵されたメモリに格納されたBIOSに代えて前記ローカルメモリに格納された前記更新用のデータを実行するステップを有する。

【0013】なお、本発明の実施態様によれば、拡張スロットはPCIバス仕様である。

【0014】

【発明の実施の形態】次に本発明の実施形態について、図面を参照して詳細に説明する。

【0015】図1に示すように、コンピュータ1は一般的なパーソナルコンピュータであり、プログラムにしたがって処理を実行するCPU10と、LSIで構成されたCPU周辺回路であるチップセット部11と、PCI (Peripheral Component Interconnect) バスの制御を行うPCIコントローラ12と、PCIバス17上でVGA (Video Graphic Arrey) 仕様の画像表示を制御するPCI VGAコントローラ13と、PCIバス17とISA (Industry Standard Architecture) バス18との間のバス変換を行うブリッジ14と、コンピュータに内蔵されたフラッシュROMで構成されておりBIOSのデータが格納されたBIOS部15と、必要に応じてPCI拡張カードを着脱可能に接続するための拡張スロットであるPCIスロット16を有している。なお、PCIバス17は、機能拡張用のカードをパソコンに接続するための拡張スロットに用いられる標準的なバスのことである。また、ISAバス18もパソコンで標準的に用いられるバスである。

【0016】CPU10とチップセット部11はCPU10のローカルバス19で接続され、チップセット部11とPCIコントローラ12とVGAコントローラ13とブリッジ14はPCIバス17で互いに接続され、ブリッジ14とBIOS部15はISAバス18で接続されている。

【0017】また、本実施の形態ではPCIスロット16に、アクセス可能なROM空間をフラッシュROMに

より拡張するためのPCIフラッシュROMカード2が接続されている。PCIフラッシュROMカード2は図2のPCIフラッシュROM20を有している。

【0018】図2に示すように、PCIフラッシュROM20は、PCIバス17のアドレス/データ信号や各種制御信号をコンピュータ1との間で入出力するPCIバスインタフェース部21と、アドレス空間上に現われるアクセス可能なデータ保存領域であるデータ部22と、PCI拡張ROMの機能の属性を示すクラスコードや製造者を示すベンダID、デバイスを特定するためのデバイスIDなどをコンピュータ1に表示するコンフィグレーションレジスタ23と、PCIバス17を介したコンピュータ1からのアクセスによってデータ部22やコンフィグレーションレジスタ23への書き込み動作、および読み出し動作を行う制御部24とを有している。

【0019】さらに、データ部22は、ヘッダとしてベンダID、デバイスIDが格納され、ヘッダ以外にPCI拡張ROMとして動作するためのデータおよび更新用のBIOSのデータが格納されたデータアレイ部22Aと、自己がVGAデバイスであることを表示する値のクラスコードとデータアレイ部22Aのものと同じ値のベンダIDおよびデバイスIDが設定されたコンフィグデータ部22Bとを有している。コンフィグデータ部22Aはコンフィグレーションレジスタ23に接続されている。コンフィグデータ部22Aのデータは制御部24からの制御によってコンフィグレーションレジスタ23に初期値として設定される。なお、本実施の形態ではクラスコードにVGAデバイスとしての値を設定しているが、所定の値を設定することでグラフィックデバイスやストレージデバイスとしてコンピュータ1に表示することが可能である。

【0020】ここで、BIOS部15に格納されているBIOSのデータは誤って更新されたものであり、周辺機器などのハードウェアと整合がとれていないものとする。これに対して、PCIフラッシュROMカード2のデータアレイ部22Aに格納されているBIOSのデータはハードウェアと整合がとれているものとする。

【0021】次に、PCIフラッシュROMカード2を接続しないで電源を投入した場合のコンピュータ1の動作を示す図3のフローチャートにより説明する。

【0022】ステップ31に、PCIフラッシュROMカード2を接続しない状態でコンピュータ1の電源を投入したものとする。コンピュータ1は、ステップ32に自己診断と初期化を行うためのPOST (Power On Self Test) の実行を開始する。まず、ステップ33にPCIデバイスの初期化が実行され、続いてステップ34にPCI VGAデバイスおよびそれに関連したVGA拡張ROM等の初期化が実行される。VGAに関連したデバイス等の初期化が完了するとステップ35に画面表示が可能となる。その後も各種初期設

定等の動作が行われるが、BIOS部15のBIOSのデータはハードウェアと整合がとれていないのでステップ36にPOSTの途中で動作が停止してしまう。

【0023】この状態では、OSやアプリケーションなどは一切起動できない。

【0024】次に、PCIフラッシュROMカード2を接続して電源を投入した場合のコンピュータ1の動作を図4のフローチャートにより説明する。なお、この動作はコンピュータ1が特殊な機能を有しているために行われるのではなく、本発明のPCIフラッシュROMカード2を接続して立ち上げるだけで行われるものである。

【0025】ステップ41に、PCIフラッシュROMカード2を接続してコンピュータ1の電源を投入すると、ステップ42にコンピュータ1はPOSTの実行を開始する。まず、ステップ43にPCIデバイスの初期化を実行する。

【0026】続いてPCIフラッシュROM20のコンフィグレーションレジスタ23にアクセスすると、クラスコードがVGAデバイスを示す値なので、コンピュータ1はPCIフラッシュROM20をPCI VGAデバイスであると認識する。また、データアレイ部22AのベンダIDとデバイスIDがコンフィグレーションレジスタ23の値と一致するので、ステップ44にデータアレイ部22AのデータはPCI仕様に基づきBIOSによってCPU10のローカルメモリに展開されて、初期化動作の開始アドレスであるエントリポイントから実行される。

【0027】エントリポイントから実行されると、まずPCI拡張ROMとして動作するためのデータが実行される。そして、ステップ45に、BIOSの動作がデータアレイ部22Aに格納されていたデータによるものに更新される。

【0028】その後はハードウェアと整合がとれたBIOSによる動作になるので、ステップ46に画面表示が可能となる。その後、ステップ47にその他のデバイス等の初期化が正常に行われる。初期化が完了すると、ステップ48にOSがブートされて正常に立ち上げが完了する。

【0029】このように、コンピュータ1は、PCIスロット16に取り外し可能に接続されたPCIフラッシュROMカード2に格納されたBIOSのデータで動作するので、マザーボードのBIOSを書き換えることなくBIOSの動作を更新することができ、更新時にコンピュータ1が立ち上がらなくなってしまう危険性を回避できる。

【0030】また、BIOSの更新を失敗して立ち上がらなくなったコンピュータ1に、正しいBIOSのデータを格納したPCIフラッシュROMカード2を接続す

ると、マザーボード上のフラッシュROMやマザーボード自体を交換せずにコンピュータ1を復旧させることができるので、BIOSの復旧作業が容易になる。

【0031】

【発明の効果】以上説明したように本発明は、以下のような効果を有する。

【0032】フラッシュROMカードを外せば元のBIOSでの動作に戻すことができるので、更新時にコンピュータが立ち上がらなくなってしまう危険性を回避できる。

【0033】また、BIOSの更新を失敗して立ち上がらなくなったコンピュータに、更新用のデータを格納したフラッシュROMカードを接続すると、マザーボード上のフラッシュROMやマザーボード自体を交換せずに復旧させることができるので、BIOSの復旧作業が容易になる。

【図面の簡単な説明】

【図1】コンピュータの構成を示す概略ブロック図である。

【図2】本発明の一実施の形態のPCIフラッシュROMカードの構成を示す概略ブロック図である。

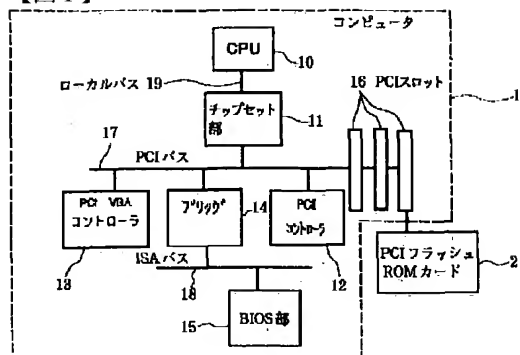
【図3】PCIフラッシュROMカード2を接続しないで電源を投入した場合のコンピュータの動作を示すフローチャートである。

【図4】PCIフラッシュROMカードを接続して電源を投入した場合のコンピュータの動作を示すフローチャートである。

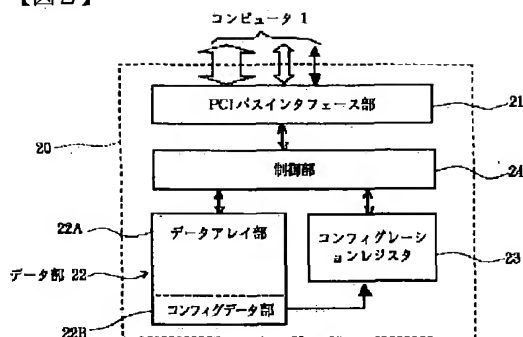
【符号の説明】

- 1 コンピュータ
- 10 CPU
- 11 チップセット部
- 12 PCIコントローラ
- 13 PCI VGAコントローラ
- 14 ブリッジ
- 15 BIOS部
- 16 PCIスロット
- 17 PCIバス
- 18 ISAバス
- 19 ローカルバス
- 2 PCIフラッシュROMカード
- 20 PCIフラッシュROM
- 21 PCIバスインタフェース部
- 22 データ部
- 23 コンフィグレーションレジスタ
- 24 制御部
- 22A データアレイ部
- 22B コンフィグデータ部
- 31～36、41～48 ステップ

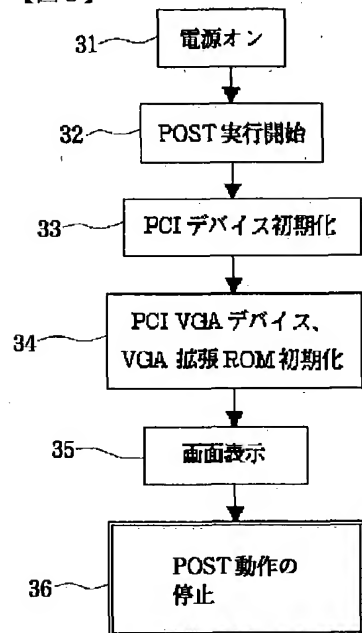
【図1】



【図2】



【図3】



【図4】

